

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

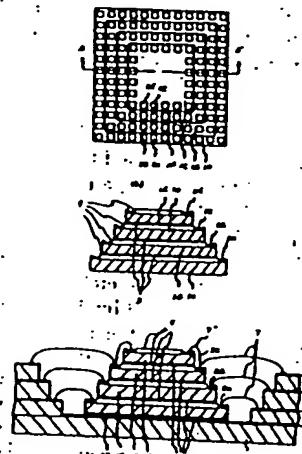
521 E112

(54) SEMICONDUCTOR DEVICE

(11) 57-31166 (A) (43) 19.2.1982 (19) JP
 (21) Appl. No. 55-105911 (22) 31.7.1980
 (71) FUJITSU K.K. (72) JIYUNJI SAKURAI
 (51) Int. Cl. H01L23/48, H01L21/58

PURPOSE: To provide a compact and high capacity semiconductor device, by a method wherein IC chips laminated into multilayer are housed in a package which has inner pads placed in a shape of steps and the inner pads are connected to the corresponding outer conducting pads of the chips.

CONSTITUTION: IC chips 1a~1d are piled and fixed with adhesive material 3 such as insulating resin, conductive resin or soldering material on the stage 5 of a package 4. The required connecting pads 2a, 2b, 2c of the chips and inner pads 6a, 6b, 6c of the multilayer constructed package 4 are connected with wires 7. The surface of each chip is protected by an insulating film 9. The required connecting pad 2d of the chip 1d at the top stage and the required pad 2c of the chip 1c of the lower stage are connected with a wire 7'. The inner pads 6a~6c of the package and corresponding pads 2a~2c of the multilayer IC chips 1a~1d are to be placed on almost a same level. Thus the yield of the multilayer IC production is improved and the compact and high capacity devices are provided.



⑪ 公開特許公報 (A)

昭57-31166

⑪ Int. Cl.
H 01 L 23/48
H 01 L 321/58

識別記号

厅内整理番号
6819-5F
6679-5F

⑫ 公開 昭和57年(1982)2月19日

発明の数 1
査請求 未請求

(全4頁)

⑬ 半導体装置

川崎市中原区上小田中1015番地
富士通株式会社内

⑭ 特許出願 昭55-105911

⑭ 出願人 富士通株式会社

⑭ 出願 昭55(1980)7月31日

川崎市中原区上小田中1015番地

⑭ 発明者 松井潤治

⑭ 代理人 弁理士 松岡宏四郎

特許出願の請求項

次の範囲第1項記載の半導体装置。

発明の名称

3. 発明の詳細な説明

半導体装置

本発明は多層半導体装置回路チップを設けた半導体装置の構造に関する。電子計算機あるいは各種通信装置等の電子機器に於ては、半導体装置の実装密度を向上せしめることが求められるが、その実現化を図る上で亟めて重要なことである。

2. 特許請求の範囲

そして上記目的のために大規模積層回路 (LSI) 等の半導体装置回路 (IC) に於て、パッケージ等の半導体装置密度を向上せしめる技術として、(1) 表面積のLSIチップを1[個]の半導体パッケージ内に配置するもの、(2) LSIチップの表面に半導体粒子を形成する構造、(3) LSIチップを搭載した半導体パッケージを内分離するもの、(4) LSI上に形成した疊層層間に半導体層を形成し、レーザー等で該半導体層を半導体化し、該半導体半導体層にLSIを形成する構造(日本特許公報第55-1818(1980.2.26))等があるが、(1)-(4)の構造に於てはいずれも底板及び表面に対する実装密度の大幅な向上は図れず。

(1) 半導体粒子が形成されてなる半子密度層が多層に積層され、各層に外部との導通部、ドットが設けられ、多層半導体装置回路チップをパッケージ内に形成した半導体装置について、該パッケージ内に形成した半導体装置について、該パッケージ内の内部部、ドットが開通状態に各層に分けられ、各層の開通部と外部導体を介して電気連絡され、各層の開通部と外部導体を介して電気連絡されてなることを特徴とする半導体装置。

(2) 前記外部導体がパンディングワイヤーであることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 前記外部導体がパンディングワイヤーであることを特徴とする特許請求の範囲第1項記載の半導体装置。

(4) 前記外部導体がパンディングワイヤーであることを特徴とする特許請求の範囲第1項記載の半導体装置。

以下本発明を第1回及び第2回に示すナ・ア段
層構造に於ける二つの実施例の上面回路及びA-
A'矢視断面回路、第3回及び第4回に示すナ・
ケージへのナ・ア段層構造に於ける二つの実施例
の断面模式図を用いて詳説に説明する。

本実施例の多層半導体ICに使用する各電子基
板層としての半導体ICナ・ア段は、通常行われる
例えはMIS型ICの製造工場に従って、ゲート
酸化膜、ゲート電極、ソース・ドレイン電極、配
線等の形成が完了せしめられ、配線のための導通
用ペ・ドであるマンディング・ペ・ド部のみを残
して上面が保護ガラス(PSG)等の表面保護
膜被覆で覆われてなっている。なお上記マンディ
ング・ペ・ド部にはパンプ状電極が形成される場
合もある。

そして例えば第1回(a)及び(b)に示すような多層
半導体ICナ・ア段の使用構造に於ては、第1層の
半導体ICナ・ア段a、第2層のナ・ア段b、第
3層のナ・ア段c及び第4層のナ・ア段dの4(辺)
に沿った周縁部に導通所開設のマンディング・ペ

又第2回(a)及び(b)は同じナ・ア段の半導体
ICナ・ア段を複層する際の構造を示す別の
実施例で、この場合は各層半導体ICナ・ア段え
ば1a、1b、1c及び1dのマンディング・ペ
・ドa、2b、2c及び2dは該ナ・ア段に於ける
開き合った2(辺)に沿う端部のみに形成され
る。そしてナ・ア段を複層する際用いる接続層3
としては前記凹板紙性樹脂、導電性接着剤或
いはろう材が使用される。(図中9は表面保護
膜を表す)

そしてこれら半導体ICナ・ア段を複層構造する
際の接続層3はシリコン樹脂、エポキシ樹脂或
いはポリイミド等の絶縁性樹脂、銀ベース等
の導電性接着剤或いは金-銀(Au-Sn)等の合
金からなるろう材により形成される。なお上記の
中、ろう材を用いて接続を行う際には下層の半導
体ICナ・ア段の表面保護膜被覆層9上にAu等
からなるナ・ア段用層を形成してから必要があり
、又導電性接着剤或いはろう材を用いて接続する
際には、下層ナ・ア段の表面保護膜被覆層9に
於ける周縁部以外の所定の場所にコンタクト窓を
形成し、前記導電性接着剤或いはろう材を介し
て上層ナ・ア段の所定の領域と接続方向に電気的接続
を行う際には別である。

又第2回(a)及び(b)は同じナ・ア段の半導体
ICナ・ア段を複層する際の構造を示す別の
実施例で、この場合は各層半導体ICナ・ア段え
ば1a、1b、1c及び1dのマンディング・ペ
・ドa、2b、2c及び2dは該ナ・ア段に於ける
開き合った2(辺)に沿う端部のみに形成され
る。そしてナ・ア段を複層する際用いる接続層3
としては前記凹板紙性樹脂、導電性接着剤或
いはろう材が使用される。(図中9は表面保護
膜を表す)

本実施例の半導体装置は上記のような多層半導
体集積回路ナ・ア段を半導体バ・ケージ内に配置し
た構造を有してたり。その一実施例に於ては第3
回の断面模式図に示すように、半導体バ・ケージ
40ナ・ア段・ステージ5上に前記のように半導体
ICナ・ア段1a、1b、1c及び1dが層次積層
された多層半導体集積回路ナ・ア段が、前記凹板紙
性樹脂、導電性接着剤或いはろう材等からなる
接続層3により固定されており、上記ナ・ア段の
所定のマンディング・ペ・ド(通常は開てのマン

実験の半導体電極に関する一実施例の断面模式図である。本実施例に於てはマンディング・ペード2a, 2b, 2c部に於て鉛-錫($Pb-Sn$)半導体からなるマンド電極3a, 3b, 3cを有する半導体1Cチップ1a, 1b, 1cを前述のように積層形成せしめた多層半導体電極回路チップを、該チップの上面を下に向け、半導体ペーパーケージ4に多層に形成された内部ペード6c, 6b, 6a上に、積層マンド電極3a, 3b, 3cによりろう錆固定し、該マンド電極3a, 3b, 3cを外部導体として介して各層半導体1Cチップ1a, 1b, 1cのマンディング・ペード部とペーパーケージの内部配線とをそれぞれを気的に接続した構造を有している。(図中9は表面保護樹脂層を表わす)

なか試験治にあては各層の半導体 I C チップの厚さと半導体パッケージの内部配線の層間間隔はほぼ等しくする必要がある。

以上説明したように本発明の構造を有する半導体装置に於ては、半導体パチケージ内に半導体ICチップが位置固定されてなっているので、パチケージ

すしも一枚のナ、ブで回路接続を完成せしめる必要はなく、複数枚のナ、ブにまたがって回路接続を形成することができる。

従って本発明によれば多層半導体 I C の製造率
はより向上すると同時に、電子計算機あるいは
電子通信装置等の電子機器の小型化、大容量化が
図れる。

・図面の簡単な説明

第1図及び第2図は本発明の多層半導体集積回路に於けるナ・プロセス構造の二つの実施例を示し(1)はその上面図、(2)はそのA-A'矢印断面図である。又第3図及び第4図は本発明に於けるパケージへのナ・プロセス構造の二つの実施例の断面図である。

図に於て 1a と 1b と 1c と 1d は電子無損層である半導体無損回路チャップ, 2a と 2b と 2c と 2d はパンディング・パッド, 3 は接地面, 4 は半導体パッケージ, 5 はテープ・ステージ, 6a と 6b と 6c はパッケージの内部パッド, 7 及び 7' は外部導体, 8a と 8b と 8c はパンプ電極

TE-3226
内装用瓦楞纸板箱
或此类型包装箱表示。

4. 本箱内装有以下物品：

5. 本箱内装有以下物品：

6. 本箱内装有以下物品：

7. 本箱内装有以下物品：

8. 本箱内装有以下物品：

9. 本箱内装有以下物品：

10. 本箱内装有以下物品：

11. 本箱内装有以下物品：

12. 本箱内装有以下物品：

13. 本箱内装有以下物品：

14. 本箱内装有以下物品：

15. 本箱内装有以下物品：

16. 本箱内装有以下物品：

17. 本箱内装有以下物品：

18. 本箱内装有以下物品：

19. 本箱内装有以下物品：

20. 本箱内装有以下物品：

21. 本箱内装有以下物品：

22. 本箱内装有以下物品：

23. 本箱内装有以下物品：

24. 本箱内装有以下物品：

25. 本箱内装有以下物品：

26. 本箱内装有以下物品：

27. 本箱内装有以下物品：

28. 本箱内装有以下物品：

29. 本箱内装有以下物品：

30. 本箱内装有以下物品：

31. 本箱内装有以下物品：

32. 本箱内装有以下物品：

33. 本箱内装有以下物品：

34. 本箱内装有以下物品：

35. 本箱内装有以下物品：

36. 本箱内装有以下物品：

37. 本箱内装有以下物品：

38. 本箱内装有以下物品：

39. 本箱内装有以下物品：

40. 本箱内装有以下物品：

41. 本箱内装有以下物品：

42. 本箱内装有以下物品：

43. 本箱内装有以下物品：

44. 本箱内装有以下物品：

45. 本箱内装有以下物品：

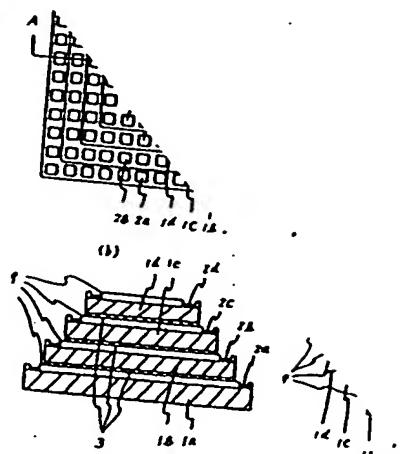
46. 本箱内装有以下物品：

47. 本箱内装有以下物品：

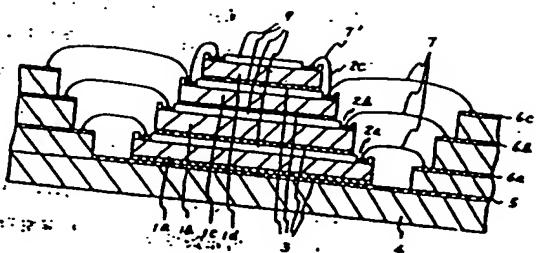
48. 本箱内装有以下物品：

49. 本箱内装有以下物品：

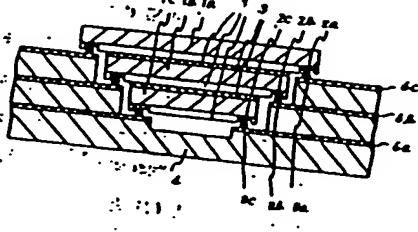
50. 本箱内装有以下物品：



第3图



第4图



代理人：弁護士 岩田 安田

3. *Thermodynamics* 103

144 *Journal of Health Politics, Policy and Law*

卷之三

卷之三

• 2000-2001

Digitized by Google

卷之三

卷之三

卷之三

THE BOSTONIAN

OBSTACLES AND

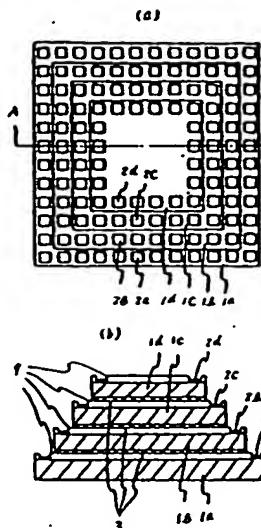
• 35 •

THE FEDERAL RESERVE

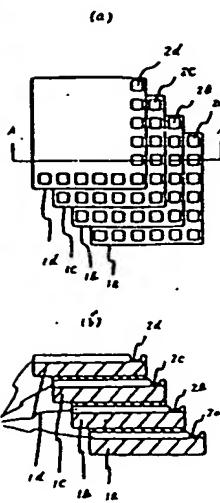
卷之三

1157-31106(4)

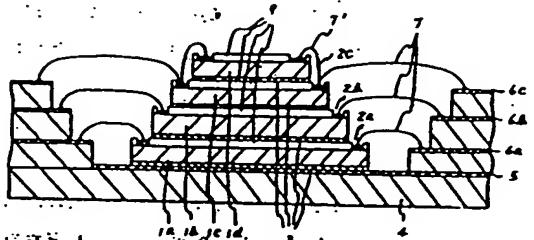
五 | 田



· 32 ·



537



第4圖

